

**COURSE CATALOG FORM  
(DERS KATALOG FORMU)**

<b>Course Code: ELEC1411 (Dersin Kodu)</b>			<b>Course Name: Logic Design (Dersin Adı) Mantık Devreleri Tasarımı</b>				
<b>Semester (Yarıyıl)</b>	<b>Lc+L+PS (D+L+U)</b>	<b>Local Credit (Yerel Kredi)</b>	<b>ECTS (AKTS)</b>	<b>Language (Dersin Dili)</b>	<b>Category (Dersin Türü)</b>	<b>(Instructional Method (Dersin İşleniş Yöntemi)</b>	<b>Ön Koşulları (Prerequisites)</b>
4	(3+0+1)	3	4	English (İngilizce)	Core (Zorunlu)	Lecture (Ders)	
<b>Course Objectives (Dersin Amacı)</b>			To introduce the foundational principles of digital logic design. The main objectives are to enable students to understand number systems and Boolean algebra, to analyze and design combinational and sequential logic circuits, and to apply these concepts using practical digital system design techniques and simulation tools.  (Sayısal mantık tasarımının temel ilkelerini tanıtmak. Temel amaçlar, öğrencilerin sayı sistemlerini ve Boole cebirini anlamalarını, birleşimsel ve ardışıl mantık devrelerini analiz edip tasarlamalarını ve bu kavramları pratik sayısal sistem tasarım teknikleri ve benzetim araçları kullanarak uygulamalarını sağlamaktır.)				
<b>Course Content (Dersin İçeriği)</b>			Number systems. Boolean algebra. Logic circuits and simplification of the circuit. Logic design with gates. MSI and LSI technologies. Combinatorial circuits. Sequential circuits. Counters. Arithmetic logic, memory, and control units.  Sayı sistemleri. Boole cebiri. Mantık devreleri ve devrelerin basitleştirilmesi. Kapılarla mantık devrelerinin tasarımı. MSI ve LSI teknolojileri. Birleşimsel devreler. Ardışıl devreler. Sayıcılar. Aritmetik mantık, bellek ve denetim birimleri.				
<b>Course Learning Outcomes (Dersin Öğrenme Çıktıları)</b>			<ol style="list-style-type: none"><li>1. Understand number systems and perform arithmetic operations in binary, octal, and hexadecimal formats. [1.1, 1.2]</li><li>2. Simplify Boolean functions using Boolean algebra rules and Karnaugh maps. [1.2, 2.1]</li><li>3. Analyze, design, and document combinational logic circuits such as adders, decoders, and multiplexers. [2.1, 3.1, 3.2]</li><li>4. Analyze and design synchronous sequential logic circuits, including counters and Finite State Machines (FSM). [2.1, 3.1, 3.2]</li><li>5. Utilize modern simulation tools (e.g., Circuit Verse) to verify digital logic designs [4.1, 11.1]</li><li>6. Define the properties of MSI, LSI, VLSI technologies and programmable logic devices. [1.1, 11.1]</li></ol> <p><i>[Note: Numbers in brackets are the related program outcome PO numbers]</i></p> <ol style="list-style-type: none"><li>1. Sayı sistemlerini anlar ve ikili, sekizli, onaltılı formatlarda aritmetik işlemler gerçekleştirir. [1.1, 1.2]</li><li>2. Boole cebiri kurallarını ve Karnaugh haritalarını kullanarak Boole fonksiyonlarını sadeleştirir. [1.2, 2.1]</li><li>3. Toplayıcılar, kod çözücüler ve veri seçiciler gibi birleşimsel mantık devrelerini analiz eder, tasarlar ve belgeler. [2.1, 3.1, 3.2]</li><li>4. Sayıcılar ve Sonlu Durum Makineleri (FSM) dahil olmak üzere senkron ardışıl mantık devrelerini analiz eder ve tasarlar. [2.1, 3.1, 3.2]</li><li>5. Sayısal mantık tasarımlarını doğrulamak için modern benzetim araçlarını (örn. Circuit Verse) kullanır. [4.1, 11.1]</li><li>6. MSI, LSI, VLSI teknolojilerinin ve programlanabilir mantık aygıtlarının özelliklerini tanımlar. [1.1, 11.1]</li></ol> <p><i>[Not: Köşeli parantez içindeki sayılar ilgili program çıktı PÇ numaralarıdır]</i></p>				
<b>ISCED Category of course (Dersin ISCED Kategorisi)</b>			52-Engineering				
<b>Textbook (Ders Kitabı)</b>			M. Morris Mano, Charles R. Kime, Logic and Computer Design Fundamentals, Pearson, 5th edition.				
<b>Other References (Yardımcı Kaynaklar)</b>			Stephen Brown, Zvonko Vranesic, Fundamentals of Digital Logic with VHDL Design, McGraw-Hill.				

**COURSE PLAN  
(DERS PLANI)**

Week (Hafta)	Topics (Konular)
1	Introduction to Digital Systems, Binary Logic (Sayısal Sistemlere Giriş, İkili Mantık)
2	Number Systems and Codes: Binary, Octal, Hexadecimal, Arithmetic (Sayı Sistemleri ve Kodlar: İkili, Sekizli, Onaltılı, Aritmetik)
3	Boolean Algebra and Logic Gates (Boole Cebiri ve Mantık Kapıları)
4	Simplification using Boolean Algebra (Boole Cebiri Kullanarak Sadeleştirme)
5-6	Karnaugh Maps and Minimization Techniques (Karnaugh Haritaları ve indirgeme teknikleri)
7	Combinational Logic Circuits: Adders, Subtractors (Birleşimsel Mantık Devreleri: Toplayıcılar, Çıkarıcılar)
8	Combinational Logic Circuits: MUX, Decoders, Encoders (Birleşimsel Mantık Devreleri: Veri Seçiciler, Kod Çözücüler, Kodlayıcılar)
9	Combinational Logic Continued: ROMs, PLAs, PALs (Birleşimsel Mantık Devamı: ROM, PLA, PAL)
10-11	Sequential Logic Circuits: Latches, Flip-Flops (SR, JK, D) (Ardışıl Mantık Devreleri: Tutucular, Flip-Floplar)
12	Synchronous Sequential Logic: Counters, Shift Registers (Senkron Ardışıl Mantık: Sayıcılar, Kayan Kaydediciler)
13	Timing Analysis, State Reduction and Assignment (Zamanlama Analizi, Durum İndirgeme ve Atama)
14	Advanced Topics: FSM Design and Analysis (İleri Konular: FSM Tasarımı ve Analizi)

**DERSİN DEĞERLENDİRME SİSTEMİ  
(COURSE ASSESSMENT)**

	Etkinlikler (Activities)	Adet (Quantity)	Katkı Oranı (Contribution) (%)
Semester Activities	Kısa Sınavlar (Quizzes)		
	Arasınavlara (Midterm Exams)	2	60 (25+35)
YARIYIL SONU SINAVI (FINAL EXAM)		1	40
Toplam (Total)			100

**AKTS İŞ YÜKÜ TABLOSU  
(ECTS WORKLOAD TABLE)**

DERS ETKİNLİKLERİ (COURSE ACTIVITIES)	Sayı (Quantity)	Süre (Saat) (Time (h))	İş Yüğü (saat) (Work - Load (h))
Ders Süresi (Lectures)	14	3	42
Uygulama (Tutorial)	14	1	14
Yarıyıl Sonu Sınavı (Hazırlık Süresi Dahil) (Final Exam (Preparation included))	1	14	14
Sınıf Dışı Çalışma Süresi (Out class working time)	14	1	14
Arasınavlara (Hazırlık Süresi Dahil) (Midterm Exams (Preparation included))	2	8	16
Toplam İş Yüğü (saat) (Total Work - Load (h))			100
Dersin AKTS Kredisi (Toplam İş Yüğü / 25) (ECTS Credits of the course (Total Work - Load / 25))			4

Revizyon/Tarih (Revision/Date) 01.09.2019 02.02.2026	Koordinatör / Hazırlayan (Coordinator / Prepared by) Dr. Ebru Gürsu Çimen Dr. Öğr. Üyesi R. Murat Demirer	Onaylayan (Approved by) Prof. Dr. Ahmet Aksin
--	---	--